Tous!

DOCKET NO.: 4630

#### UNITED STATES PATENT AND TRADEMARK OFFICE

IN THE MATTER OF THE APPLICATION FOR PATENT

OF: Martin FISCHER | ART UNIT: 2635

SERIAL NO.: 10/773,021 | CONF. NO.: 5330

FILED: February 4, 2004

FOR: CIRCUIT ARRANGEMENT FOR SIGNAL DETECTION HAVING CURRENT

MIRROR WITH CASCODE COUPLED TRANSISTORS

COMMISSIONER FOR PATENTS P.O. BOX 1450 ALEXANDRIA, VA 22313-1450

May 11, 2004

#### TRANSMITTAL OF PRIORITY DOCUMENT

#### Dear Sir:

I am enclosing the priority document German Patent Application 103 06 689.6 filed on February 11, 2003. The priority of the German filing date is claimed for the above identified U.S. patent application. Please acknowledge receipt of the priority document.

Respectfully submitted Martin Fischer - Applicant

WFF:ks/4630

Enclosure: postcard,

priority document

W. F. Fasse-Patent Attorney

Reg. No.: 36132 Tel: 207 862 4671 Fax: 207 862 4681

P.O. Box 726

Hampden, ME 04444-0726

#### CERTIFICATE OF MAILING:

I hereby certify that this correspondence with all indicated enclosures is being deposited with the U. S. Postal Service with sufficient postage as first-class mail, in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on the date indicated below.

Karin Smith - May 11, 2004 Name: Karin Smith - Date: May 11, 2004

Docket No: 4630 USSN: 10/773,021 Inventor: Martin Fischer

## BUNDESREPUBLIK DEUTSCHLAND Art Unit: 2635



# Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

103 06 689.6

Anmeldetag:

11. Februar 2003

Anmelder/Inhaber:

Atmel Germany GmbH, 74025 Heilbronn/DE

Bezeichnung:

Schaltungsanordnung zur Signaldetektion

IPC:

H 04 B 1/59

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 28. Januar 2004

Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

A 9161 03/00

Hintermeier



#### Anmelder:

5

10

15

20

Atmel Germany GmbH Theresienstraße 2 74025 Heilbronn

Unser Zeichen: P 42356 DE

Patentanwälte Ruff, Wilhelm, Beier, Dauster & Partner European Patent, Design and Trademark Attorneys

Kronenstraße 30 D-70174 Stuttgart Deutschland/Germany

+49 (0)711 228 11-0
Fax +49 (0)711 222 976-76
+49 (0)711 228 11-22
e-mail mail@kronenpat.de

Fon +49 (0)711 222 976-0

www.kronenpat.de

11. Februar 2003 EW/Ba

### Schaltungsanordnung zur Signaldetektion

Die Erfindung bezieht sich auf eine Schaltungsanordnung zur Signaldetektion nach dem Oberbegriff des Anspruchs 1.

Schaltungsanordnungen dieser Art werden z.B. für Transponder bei kontaktlosen Identifikationssystemen (RFID-Systemen) und für Remote-Sensoren verwendet, um das von einer Basisstation bzw. einem Lesegerät gesendete, kodierte Signal zu dekodieren und in ein digitales Signal umzuwandeln. Üblicherweise wird hierzu ein von einer Antenne des Transponders empfangenes Signal durch einen Gleichrichter gleichgerichtet. Am Ausgang des Gleichrichters ist ein sogenannter Signalkondensator angeschlossen, an dem die Signalspannung anliegt, die den aktuell übertragenen Code darstellt und von einer Auswerteschaltung ausgewertet wird. Damit die Signalspannung einer Änderung der Eingangsspannung des Gleichrichters möglichst schnell nachfolgt, wird der Signalkondensator durch eine Entladestromquelle bzw. Entladestromsenke mit einem definierten Entladestrom beaufschlagt. Der Entladestrom wird der Kapazität des Signalkondensators angepasst dimensioniert, wobei die Kapazität derart gewählt wird, dass kleine Zeitkonstanten erzielt werden und gleichzeitig eine UHF-Entkopplung gewährleistet ist.

15

20

25

30

Eine derartige Entladestromsenke, die eine Stromspiegelschaltung aufweist, ist beispielsweise aus der US 5 889 489 bekannt. Die Stromspiegelschaltung ist als sogenannter einfacher Stromspiegel bestehend aus zwei n-FET-Transistoren ausgeführt, bei der ein Stromsollwert in Form eines Referenzstroms durch einen der Transistoren die Stromstärke des anderen Transistors, d.h. den Entladestrom, bestimmt. Bei derartigen Stromspiegeln nimmt aufgrund der Eigenschaften der MOS-Transistoren die Stromstärke bei Signalspannungen, die kleiner als die Transistor-Sättigungsspannung sind, stark ab. Weiterhin besteht auch bei Signalspannungen oberhalb der Transistor-Sättigungsspannung eine Abhängigkeit zwischen Entladestrom und Signalspannung.

Stromquellen in Form von Stromspiegelschaltungen, die eine geringere Abhängigkeit zwischen Strom und Spannung aufweisen, werden beispielsweise in Operationsverstärkern eingesetzt. In Johns D. A., Martin K., Analog integrated circuit design, Seite 256-259, ISBN: 0-471-14448-7 ist eine sogenannte Kaskode-Stromspiegelschaltung mit großem Ausgangsbereich oder "wide-swing cascode current mirror" für Operationsverstärker beschrieben, welche die Abhängigkeit zwischen Strom und Spannung erheblich reduziert.

Der Erfindung liegt als technisches Problem die Bereitstellung einer Schaltungsanordnung zur Signaldetektion der eingangs genannten Art zugrunde, die eine zuverlässige Signaldetektion, insbesondere unabhängig von der am Transponder herrschenden Feldstärke sicherstellt.

Die Erfindung löst dieses Problem durch die Bereitstellung einer Schaltungsanordnung mit den Merkmalen des Anspruchs 1.

Bei der erfindungsgemäßen Schaltungsanordnung umfasst die Stromspiegelschaltung der Entladestromsenke in Kaskode geschaltete Tran-

25

30

sistoren. Durch eine derartige Auslegung erhöht sich der Innenwiderstand der Stromsenke stark, wodurch sich insbesondere bei Signalspannungen oberhalb der Transistor-Sättigungsspannung eine wesentlich idealere, d.h. flachere Strom-Spannungs-Kennlinie ergibt. Dies bewirkt eine weitgehende Unabhängigkeit des Entladestroms von der Signalspannung. Weiterhin weist eine derartige Auslegung im Vergleich zu einfachen Stromspiegeln weniger parasitäre Kapazitäten auf, die parallel zum Signalkondensator liegen.

In einer Weiterbildung der Schaltungsanordnung nach Anspruch 2 bilden die in Kaskode geschalteten Transistoren eine Kaskode-Stromspiegelschaltung mit großem Ausgangsbereich. Der mögliche Signalbereich bzw. Signalhub wird somit vergrößert, wodurch ein Betrieb der Detektionsschaltung über einen großen Feldstärkebereich hinweg sichergestellt werden kann. Weiterhin ist es möglich, ein günstiges, d.h. stromsparendes Spiegelverhältnis bei gleichzeitig minimalem Spiegelfehler zu wählen, ohne den Signalkondensator, wie bei einem einfachen Stromspiegel, durch parasitäre Kapazitäten zu belasten.

In einer Weiterbildung der Schaltungsanordnung nach Anspruch 3 ist der Signalkondensator mit einer Spannungsbegrenzerschaltung gekoppelt. Dies verhindert eine mögliche Fehlfunktion bzw. Beschädigung der nachfolgenden Schaltungsteile und stellt sicher, dass bei hohen Feldstärken im Nahfeld der Basisstation sogenannte "Notches", die als Separatoren zwischen zwei aufeinanderfolgenden Datenbits dienen, zuverlässig erkannt werden.

In einer Weiterbildung der Schaltungsanordnung nach Anspruch 4 beinhaltet die Spannungsbegrenzerschaltung in Serie geschalteten Dioden oder einer Zenerdiode, die dem Signalkondensator parallel geschaltet sind. Derartige Bauteile sind einfach und platzsparend in eine Schaltung

integrierbar und benötigen keine separate Ansteuerlogik zur Erkennung einer Überspannung.

Eine vorteilhafte Ausführungsform der Erfindung ist in den Zeichnungen dargestellt und wird nachfolgend beschrieben. Hierbei zeigen:

- Fig. 1 ein schematisches Blockschaltbild einer Schaltungsanordnung zur Signaldetektion,
- 10 Fig. 2 ein Schaltbild einer in Fig. 1 als Entladestromsenke dienenden .

  Kaskode-Stromspiegelschaltung mit großem Ausgangsbereich,
  - Fig. 3 ein Diagramm von Strom-Spannungs-Kennlinien der Kaskode-Stromspiegelschaltung von Fig. 2 und eines einfachen Stromspiegels,
  - Fig. 4 ein Diagramm eines exemplarischen zeitlichen Verlaufs eines Eingangssignals im Nahfeld einer Basisstation und
- 20 Fig. 5 ein Diagramm des zeitlichen Verlaufs von Signalspannungen bei Empfang des Eingangssignals von Fig. 4 ohne und mit einer Spannungsbegrenzerschaltung.
- Fig. 1 zeigt ein schematisches Blockschaltbild einer Schaltungsanord25 nung zur Signaldetektion mit einer Antenne AT, einem Gleichrichter GL,
  der an seinem Eingang an die Antenne AT angeschlossen ist, einem
  Signalkondensator CS, der zwischen die Ausgangspole des Gleichrichters GL eingeschleift ist, einer Entladestromsenke IS, die dem Signalkondensator CS parallel geschaltet ist, einer dem Signalkondensator CS
  30 und der Entladestromsenke IS parallel geschalteten Begrenzerschaltung
  BS in Form von zwei in Serie geschalteten Dioden D1 und D2 und einer

10

15

20

25

30

Auswerteschaltung AS, welche die Signalspannung UC am Signalkondensator CS zur Erzeugung eines digitalen Signals auswertet.

Die Funktion der in Fig. 1 gezeigten Schaltungsanordnung wird nachfolgend für den Fall beschrieben, dass als Modulationsverfahren eine ASK-Modulation des Trägersignals verwendet wird, bei der eine logische "1" durch Anwesenheit des Trägersignals und eine logische "0" durch vollständige Unterdrückung des Trägersignals dargestellt werden. Die Funktion der gezeigten Schaltung ist jedoch nicht darauf beschränkt. Die Modulation wird durch eine nicht gezeigte Basisstation durchgeführt.

Bei Anwesenheit des Trägersignals stellt sich am Ausgang des Gleichrichters GL, d.h. am Signalkondensator CS, eine der Feldstärke des Trägersignals entsprechende Signalspannung UC ein, die durch die Auswerteschaltung AS bewertet wird. Überschreitet die Signalspannung UC einen Schwellwert der Auswerteschaltung AS, wird eine logische "1" erkannt. Wenn das Trägersignal durch die Basisstation abgeschaltet wird, wird der Signalkondensator CS mit Hilfe der Entladestromsenke IS vollständig entladen. Die Auswerteschaltung erkennt eine logische "0".

Der innere Aufbau der Entladestromsenke IS ist in Fig. 2 dargestellt. Die Entladestromsenke IS umfasst Transistoren T1 bis T5, die derart miteinander verschaltet sind, dass sie eine Kaskode-Stromspiegelschaltung mit großem Ausgangsbereich bilden. Der Entladestrom IE der Entladestromsenke IS wird durch Referenzströme IR1 und IR2 und die Transistorparameter bestimmt, wobei hier IR1 gleich IR2 und ein Spiegelverhältnis von 1:10 gewählt sind. Der sogenannte Kaskodentransistor T1 hat einen nur geringen Einfluss auf das Spiegelverhältnis, so dass seine Kanalbreite bzw. Kanallänge klein gewählt werden können, um die durch ihn verursachten parasitären Kapazitäten parallel zum Signalkondensator zu minimieren. Dadurch ist es insgesamt möglich, die durch die Ent-

ladestromsenke verursachten parasitären Kapazitäten gering zu halten

10

15

 $\bigcirc$ 

und gleichzeitig ein im Hinblick auf den Stromverbrauch günstiges Spiegelverhältnis bei geringem Spiegelfehler zu erzielen.

Fig. 3 zeigt vergleichend ein Diagramm der Strom-Spannungs-Kennlinien der Kaskode-Stromspiegelschaltung von Fig. 2 und eines einfachen Stromspiegels bei einem identischen Spiegelverhältnis von jeweils 1:10. Die Spannungsabhängigkeit der Stromstärke ist bei der mit A bezeichneten Kennlinie der Kaskode-Stromspiegelschaltung deutlich geringer ausgeprägt als bei der mit B bezeichneten Kennlinie der einfachen Stromspiegelschaltung. Eine beispielsweise durch Entfernungsänderung zwischen Basisstation und Transponder verursachte Änderung der Trägerfeldstärke führt zu einer Änderung der Signalspannung UC. Diese Änderung bewirkt bei der einfachen Stromspiegelschaltung eine größere Änderung der im Transponder ermittelten Impulsdauern, da sich der die Entladezeit bestimmende Entladestrom IE stärker verändert. Derartige Effekte sind bei der Kaskode-Stromspiegelschaltung reduziert, wodurch eine zuverlässigere Rückgewinnung des digitalen Signals gewährleistet ist.

Eine weitere Verbesserung der Betriebssicherheit wird durch die Begrenzerschaltung BS erreicht. Fig. 4 zeigt ein Diagramm eines exemplarischen zeitlichen Verlaufs eines Eingangssignals am Gleichrichter GL von Fig. 1 im Nahfeld, durchgezogen dargestellt, und im Fernfeld der Basisstation gestrichelt dargestellt. Die Basisstation unterdrückt das Trägersignal für eine kurze Zeit, um einen Separator oder "Notch" zwischen zwei aufeinanderfolgenden Datenbits einzufügen. Aufgrund der Unterdrückung des Trägersignals fällt die Eingangsspannung bis auf 0V ab und steigt anschließend wieder auf den der Trägerfeldstärke entsprechenden Wert an. Dieser Separator muss im Transponder von der Auswerteschaltung sicher erkannt werden.

Fig. 5 zeigt ein Diagramm des zeitlichen Verlaufs der Signalspannung UC, der sich ergibt, wenn das Eingangssignal mit dem Zeitverlauf von Fig. 4 empfangen wird, wobei der Spannungsverlauf ohne Spannungsbegrenzerschaltung BS mit C und der Spannungsverlauf mit Spannungsbegrenzerschaltung BS mit D bezeichnet sind. Der Spannungsverlauf im Fernfeld ist gestrichelt dargestellt. Wenn die Signalspannung UC eine Schwellenspannung US der Auswerteschaltung unterschreitet, erkennt diese eine logische "0", andernfalls eine logische "1".

Wie aus dem Spannungsverlauf C ersichtlich ist, unterschreitet die Sig-10 nalspannung UC im Nahfeld bei fehlender Begrenzerschaltung BS die Schwellenspannung US nicht, da aufgrund des relativ großen Wertes der Signalspannung UC bei vorhandenem Trägersignal die Spannungsabnahme während der Abwesenheit des Trägersignals nicht ausreichend ist. Der von der Basisstation eingefügte Separator wird daher 15 durch die Auswerteschaltung AS nicht erkannt. Bei Verwendung der Begrenzerschaltung BS wird die Signalspannung UC durch diese auf einen Maximalwert UM begrenzt, da die Dioden D1 und D2 leitend werden, wenn die Signalspannung UC die Summe ihrer Durchlassspannungen überschreitet. Wenn das Trägersignal durch die Basisstation ausgeblen-20 det wird, unterschreitet die Signalspannung UC die Schwellenspannung US, da die Spannungsabnahme während der Abwesenheit des Trägersignals hier ausreichend ist, wodurch der Separator sicher erkannt wird. Im Fernfeld wirkt sich die Begrenzerschaltung BS nicht aus, da deren Schwellenspannung UM bei Anwesenheit des Trägersignals nicht über-25 schritten wird.

Die gezeigte Schaltungsanordnung ermöglicht eine zuverlässige und störsichere Signaldetektion im Nah- und im Fernfeld der Basisstation, wobei aufgrund der Begrenzerschaltung BS eine Beschädigung durch zu hohe Feldstärken ausgeschlossen ist.

(ري:

#### Patentansprüche

- 1. Schaltungsanordnung zur Signaldetektion, insbesondere für passive oder semipassive Transponder, mit
- einem Gleichrichter (GL) zur Gleichrichtung eines kodierten Empfangssignals,
- einem an einen Ausgang des Gleichrichters (GL) angeschlossenen Signalkondensator (CS),
- einer mit dem Signalkondensator (CS) gekoppelten Entladestromsenke (IS) mit einer Stromspiegelschaltung und
- einer mit dem Signalkondensator (CS) gekoppelten Auswerteschaltung (AS),

dadurch gekennzeichnet, dass

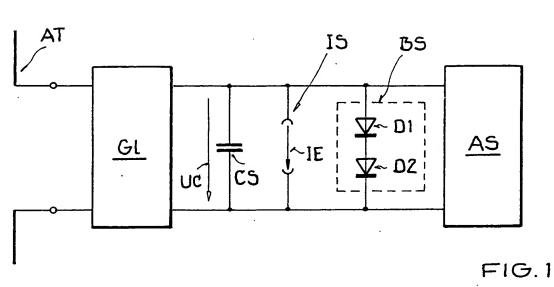
- die Stromspiegelschaltung der Entladestromsenke (IS) in Kaskode geschaltete Transistoren (T1, T2, T3, T4, T5) umfasst.
- 2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass, die in Kaskode geschalteten Transistoren (T1, T2, T3, T4, T5) eine Kaskode-Stromspiegelschaltung mit großem Ausgangsbereich bilden.
- 3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der Signalkondensator (CS) mit einer Spannungsbegrenzerschaltung (BS) gekoppelt ist.
- 4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Spannungsbegrenzerschaltung (BS) in Serie geschaltete Dioden (D1, D2) oder eine Zenerdiode beinhaltet, die dem Signalkondensator (CS) parallel geschaltet sind.

. . . . . . . . . .

#### Zusammenfassung

- Schaltungsanordnung zur Signaldetektion.
- 2.1. Die Erfindung bezieht sich auf eine Schaltungsanordnung zur Signaldetektion mit einem Gleichrichter (GL) zur Gleichrichtung eines kodierten Empfangssignals, einem an einen Ausgang des Gleichrichters (GL) angeschlossenen Signalkondensator (CS), einer mit dem Signalkondensator (CS) gekoppelten Entladestromsenke (IS) mit einer Stromspiegelschaltung und einer mit dem Signalkondensator (CS) gekoppelten Auswerteschaltung (AS).
- 2.2. Erfindungsgemäß umfasst die Stromspiegelschaltung der Entladestromsenke (IS) in Kaskode geschaltete Transistoren.
- 2.3. Verwendung z.B. in Transpondern oder Remote-Sensoren.
- 3. Fig. 1.





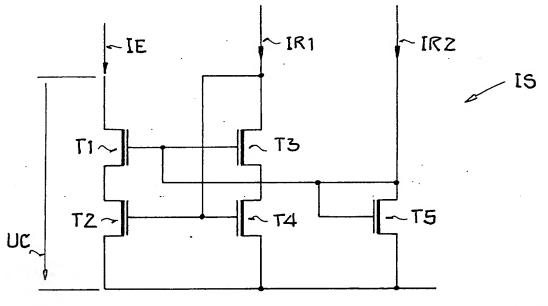


FIG.2

